

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-68850
(P2003-68850A)

(43) 公開日 平成15年3月7日 (2003.3.7)

(51) Int.Cl. ⁷	識別記号	F I	キーワード (参考)
H 0 1 L 21/768		H 0 1 L 21/316	B 5 F 0 3 3
21/316			M 5 F 0 5 8
		21/318	A
21/318			C
			M
審査請求 未請求 請求項の数16 O L (全 11 頁) 最終頁に続く			

(21) 出願番号 特願2001-280181 (P2001-280181)

(22) 出願日 平成13年8月29日 (2001.8.29)

(71) 出願人 000219967

東京エレクトロン株式会社
東京都港区赤坂5丁目3番6号

(72) 発明者 村川 憲美

東京都港区赤坂5丁目3番6号 TBS放
送センター 東京エレクトロン株式会社内

(72) 発明者 松下 実

東京都港区赤坂5丁目3番6号 TBS放
送センター 東京エレクトロン株式会社内

(74) 代理人 100095407

弁理士 木村 義

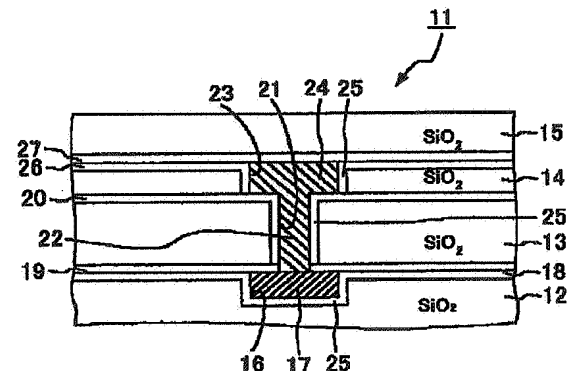
最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 信頼性の高い半導体装置の製造方法および半導体製造装置を提供する。

【解決手段】 エッチングにより、多孔質シリコン酸化膜からなる第2絶縁層13および第3絶縁層14を貫通して、接続孔21の一部となる孔を形成する。さらに、第2ストッパ膜20を用いて、第3絶縁層14に、第2の溝23をエッチングにより形成する。さらに、接続孔21および第2の溝23の側壁に、R L S A型のプラズマ処理装置を用いたシリコン酸化膜の直接窒化を施し、S i N膜からなるバリヤ層25を形成する。ここで、第2ストッパ膜20も、バリヤ層25と同様の直接窒化により形成されている。



(2)

特開2003-68850

1

【特許請求の範囲】

【請求項1】一面側に溝を備えるとともに、前記溝の底から他面側に貫通する孔を備え、シリコンを主成分として構成される絶縁層を形成する工程と、窒素を含むガスのプラズマに、前記溝および前記孔の内壁の表面を曝露し、前記溝および前記孔の内壁の表面領域にシリコン窒化膜から構成されるバリア層を形成するバリア層形成工程と、前記バリア層を介した、前記溝および前記孔の内側に、導体材料からなる配線層を埋め込む工程と、を備える、ことを特徴とする半導体装置の製造方法。

【請求項2】前記バリア層形成工程は、窒素を含むガスのプラズマに、前記溝および前記孔の内壁の表面を曝露することにより、前記溝および前記孔の表面領域を窒化する工程を備える、ことを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】前記窒素を含むガスのプラズマは、窒素を含むガスに複数のスリットを備える平面アンテナからマイクロ波を照射して生成する、ことを特徴とする請求項1または2に記載の半導体装置の製造方法。

【請求項4】前記絶縁層は、多孔質の誘電体膜から構成される、ことを特徴とする請求項1乃至3のいずれか1項に記載の半導体装置の製造方法。

【請求項5】シリコンを主成分として構成される第1の絶縁層を形成する工程と、窒素を含むガスのプラズマに、前記第1の絶縁層の表面を曝露し、前記第1の絶縁層の表面領域にシリコン窒化膜から構成されるストッパ膜を形成する工程と、前記ストッパ膜上に第2の絶縁層を形成する工程と、前記第1の絶縁層および前記第2の絶縁層を貫通する貫通孔を形成する工程と、前記ストッパ膜をエッチングのストッパとして、前記第2の絶縁層に、前記貫通孔と重なる孔または溝を形成する工程と、を備えることを特徴とする半導体装置の製造方法。

【請求項6】前記ストッパ膜を形成する工程は、窒素を含むガスのプラズマに、前記第1の絶縁層の表面を曝露することにより、前記第1の絶縁層の表面領域を窒化する工程を備える、ことを特徴とする請求項5に記載の半導体装置の製造方法。

【請求項7】前記窒素を含むガスのプラズマは、窒素を含むガスに複数のスリットを備える平面アンテナからマイクロ波を照射して生成する、ことを特徴とする請求項5または6に記載の半導体装置の製造方法。

【請求項8】前記第1および第2の絶縁層は、多孔質の誘電体膜から構成される、ことを特徴とする請求項5乃至7のいずれか1項に記載の半導体装置の製造方法。

【請求項9】前記導体材料として、銅を主成分として材料を用いる、ことを特徴とする請求項1乃至4のいずれか1項に記載の半導体装置の製造方法。

2

【請求項10】前記ガスとして、さらに、水素を含むガスを用いる、ことを特徴とする請求項1乃至9のいずれか1項に記載の半導体装置の製造方法。

【請求項11】前記バリア層の形成を、室温～600℃の温度で行う、ことを特徴とする請求項1乃至4のいずれか1項に記載の半導体装置の製造方法。

【請求項12】前記バリア層を、1nm～20nmの厚さで形成する、ことを特徴とする請求項1乃至4のいずれか1項に記載の半導体装置の製造方法。

10 【請求項13】前記ストッパ膜を、1nm～20nmの厚さで形成する、ことを特徴とする請求項5乃至7のいずれか1項に記載の半導体装置の製造方法。

【請求項14】一面側に溝を備えるとともに、前記溝の底部から他面側に貫通する孔を備え、シリコンを主成分として構成される絶縁層と、前記溝および前記孔に埋め込まれた、導体材料からなる配線層と、前記絶縁層と前記配線層との界面に設けられ、前記導体材料の前記絶縁層への拡散を防ぐ、シリコン窒化膜から構成されるバリア層と、

20 を備える、ことを特徴とする半導体装置。

【請求項15】一面側に溝を備えるとともに、前記溝の底部から他面側に貫通する孔を備え、シリコン主成分として構成される絶縁層と、前記溝および前記孔に埋め込まれた、導体材料からなる配線層と、前記絶縁層と前記配線層との界面に設けられ、前記導体材料の前記絶縁層への拡散を防ぐバリア層と、を備え、

30 前記バリア層は、窒素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記絶縁層の表面を曝露し、前記絶縁層の表面領域にシリコン窒化膜を形成することにより形成される、ことを特徴とする半導体装置。

【請求項16】貫通孔を備え、シリコンを主成分として構成される第1の絶縁層と、前記第1の絶縁層上に設けられ、前記貫通孔と重なる開口を備えるストッパ膜と、前記ストッパ膜上に設けられ、前記開口と重なるとともに前記開口よりも大径の孔または溝を備える第2の絶縁層と、を備え、

40 前記ストッパ膜は、窒素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記第1の絶縁層の一面を曝露し、前記第1の絶縁層の表面領域にシリコン窒化膜を形成することにより形成される、ことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、信頼性の高い半導体装置およびその製造方法に関する。

50 【0002】

3

【従来の技術】大規模集積回路（LSI）の高性能化のために、信号処理の一層の高速化が必要とされている。信号処理の高速化は、回路の微細化及び配線の信号遅延の低減によって図ることができる。近年、微細化が進み、LSIの設計ルールは0.13ミクロン程度に達し、このようなLSIでは配線遅延の低減が特に重要である。

【0003】上記した配線遅延の低減には、配線抵抗の低減が有効な手段である。配線抵抗を低減させるため、従来より一般に用いられているアルミニウムに代わり、エレクトロマイグレーション耐性に優れ、低抵抗な銅が用いられるようになってきている。銅配線を使用する場合、従来のエッチングプロセスによる加工が困難であるため、銅をエッチングせずに多層配線を実現する方法として、所謂デュアルダマシン法が用いられている。

【0004】以下、図7（a）～（d）を参照して、多層配線層を備える半導体装置201を、デュアルダマシン法を用いて製造する工程について説明する。まず、配線層202が埋め込まれた、酸化シリコン等からなる第1絶縁層203上に、窒化シリコン等からなるキャップ層204を形成する。配線層202は、銅からなる導体層205と、導体層205を包囲し、窒化タンタル等からなるバリア層206から構成されている。次いで、キャップ層204上に酸化シリコン等からなる第2絶縁層207を形成する。さらに、第2絶縁層207上に、窒化シリコン等からなるストッパ膜208を形成し、その上に、酸化シリコン等からなる第3絶縁層209を積層する。これにより、図7（a）に示すような結果物が得られる。

【0005】続いて、図7（b）に示すように、第3絶縁層209上にレジストパターン210を形成し、エッチングにより導体層205を底とする孔211を形成する。このとき、エッチングは、第2および第3絶縁層207、209と、ストッパ膜208と、キャップ層204と、がともにエッチングされる条件で行われる。エッチング後、レジストパターン210をアッシング等により除去する。

【0006】続いて、図7（c）に示すように、第3絶縁層209上にレジストパターン212を形成し、孔211と重なり、かつ、ストッパ膜208を底とする配線溝213を第3絶縁層209にエッチングにより形成する。これにより、配線溝213と、配線溝213と配線層202とを接続する接続孔214と、が形成される。ここで、エッチングは、第3絶縁層209はエッチングされるが、ストッパ膜208はエッチングされない条件で行われる。このため、エッチングはストッパ膜208の所でストップされる。エッチング後、レジストパターン212をアッシング等により除去する。

【0007】続いて、配線溝213および接続孔214の内壁に窒化タンタル等からなるバリア層215をCVD

(3)

特開2003-68850

4

D等により形成する。さらに、メッキ法により、配線溝213および接続孔214の内部を埋め込んだ後、CMPにより余分な銅を除去する。以上の工程により、図7（d）に示すような、プラグ層216と、プラグ層216により導体層205に接続された導体層217と、が形成される。

【0008】

【発明が解決しようとする課題】上記デュアルダマシン法により形成された半導体装置201において、バリア層215は、配線材料である銅の拡散を防ぐために設けられている。銅は、拡散性が高く、半導体の特性を劣化させやすいため、バリア層215は銅からなる配線層の形成に不可欠なものである。特に、近年、誘電率の低さから好適に用いられる多孔質膜は、内部に多数の孔を有するため、銅原子が侵入（拡散）しやすい。

【0009】バリア層215は、一般に、窒化チタン、窒化タンタル等の金属材料から単独あるいは積層されて構成され、CVD等により形成される。しかし、微細化の進行に伴い、図7（c）に示すような接続孔214がさらに微細化すると、接続孔214の内壁全体に信頼性の高いバリア層215を形成することは難しくなる。

【0010】すなわち、例えば、接続孔214が非常に微細であると、バリア層215の前駆体分子（有機金属等）の接続孔214の下方への侵入は物理的に阻害され、接続孔214の下方では成膜速度が上方よりも遅くなる。これにより、接続孔214の下方では、十分な厚さのバリア層215が形成されず、バリア性が低下する。さらに、バリア層215の厚さが不均一となると、後の銅の埋め込み工程において、ボイドが発生しやすくなる。

【0011】このとき、層間絶縁膜207、209に多孔質絶縁膜を用いている場合には、バリア層215をCVDにより形成する際に、前駆体分子が絶縁膜内の空孔に侵入してしまう。これらは、エッチングの際にエッチングガスと反応するなどし、絶縁膜の劣化の原因となる。

【0012】また、微細化に伴い、バリア層215自体の厚さも薄くなり、配線溝213および接続孔214の表面に対する密着性は低下する。これにより、バリア層215の剥離等が起こりやすくなり、バリア層215ひいては半導体装置201の信頼性が低下する。このように、高度に微細化された（アスペクト比の高い）溝または孔の内壁に、信頼性の高いバリア層を形成することは困難となってきている。

【0013】一方、上述したように、デュアルダマシン法では、エッチングのストッパ膜208を用いる。図7（d）に示すように、ストッパ膜208は配線溝213の底部を形成する。微細化の進行に伴い、ストッパ膜208にも薄膜化が求められている。従って、上記バリア層215と同様に、CVD等により形成した薄膜のスト

40

50

(4)

特開2003-68850

5

ツパ膜208を用いた場合には、第2絶縁膜207との密着性が低下し、剥離等が起こりやすくなる。ストップ膜208が剥離等した場合には、その上に積層されるバリヤ層215は不均一な、信頼性の低いものとなる。

【0014】このように、従来の、PVDやCVDにより形成されたバリヤ層およびストップ膜は、微細な配線溝および接続孔の内壁に信頼性高く形成することが難しく、配線材料の拡散等により半導体装置の信頼性が低下するおそれがあった。

【0015】上記事情を鑑みて、本発明は、信頼性の高い半導体装置およびその製造方法を提供することを目的とする。また、本発明は、信頼性の高いバリヤ層を備えた半導体装置およびその製造方法を提供することを目的とする。さらに、本発明は、信頼性の高いストップ膜を備えた半導体装置およびその製造方法を提供することを目的とする。

【0016】

【課題を解決するための手段】上記目的を達成するため、本発明の第1の観点にかかる半導体装置の製造方法は、一面側に溝を備えるとともに、前記溝の底から他面側に貫通する孔を備え、シリコンを主成分として構成される絶縁層を形成する工程と、窒素を含むガスのプラズマに、前記溝および前記孔の内壁の表面を曝露し、前記溝および前記孔の内壁の表面領域にシリコン窒化膜から構成されるバリヤ層を形成するバリヤ層形成工程と、前記バリヤ層を介した、前記溝および前記孔の内側に、導体材料からなる配線層を埋め込む工程と、を備える、ことを特徴とする。

【0017】上記構成においては、配線材料（特に、銅）が埋め込まれる配線溝および接続孔の内壁に、シリコン窒化膜からなるバリヤ層が形成される。バリヤ層を構成するシリコン窒化膜は、シリコン系膜からなる絶縁層の表面領域を、窒素ガスのプラズマにより改質することにより形成される。このように、絶縁層の表面を直接改質することにより、微細な、アスペクト比の高い溝および孔の内壁に、薄いバリヤ層を信頼性高く形成することができる。これにより、配線材料の拡散等が低減された、信頼性の高い半導体装置の提供が可能となる。

【0018】上記構成において、前記バリヤ層形成工程は、窒素を含むガスのプラズマに、前記溝および前記孔の内壁の表面を曝露することにより、前記溝および前記孔の表面領域を窒化する工程を備えることが望ましい。このように、バリヤ層を絶縁層の直接窒化により形成することにより、剥離等の少ない、薄いバリヤ層を形成することができる。

【0019】上記構成において、前記窒素を含むガスのプラズマは、窒素を含むガスに複数のスリットを備える平面アンテナからマイクロ波を照射して生成することが望ましい。これにより、薄いバリヤ層を、他の膜表面に与えるダメージを低減しつつ形成することができる。

6

【0020】上記構成において、前記絶縁層は、多孔質の誘電体膜から構成されてもよい。バリヤ層の形成には有機金属等の金属前駆体を用いておらず、絶縁層に多孔質膜を用いた場合でも、絶縁層中の空孔に金属前駆体等が侵入することはない。このため、空孔中の金属前駆体とエッチングガスとの反応等に起因する絶縁層の劣化は防止され、信頼性の高い半導体装置が得られる。

【0021】上記目的を達成するため、本発明の第2の観点にかかる半導体装置の製造方法は、シリコンを主成分として構成される第1の絶縁層を形成する工程と、窒素を含むガスのプラズマに、前記第1の絶縁層の表面を曝露し、前記第1の絶縁層の表面領域にシリコン窒化膜から構成されるストップ膜を形成する工程と、前記ストップ膜上に第2の絶縁層を形成する工程と、前記第1の絶縁層および前記第2の絶縁層を貫通する貫通孔を形成する工程と、前記ストップ膜をエッチングのストップとして、前記第2の絶縁層に、前記貫通孔と重なる孔または溝を形成する工程と、を備えることを特徴とする。

【0022】上記構成によれば、シリコン窒化膜からなるストップ膜をプラズマにより表面改質により形成している。形成されたストップ膜は、表面ダメージの少ない、品質の高い膜である。これにより、配線溝の底部を構成するストップ膜を信頼性高く形成することができる。

【0023】上記構成において、前記ストップ膜を形成する工程は、窒素を含むガスプラズマに、前記第1の絶縁層の表面を曝露することにより、前記第1の絶縁層の表面領域を窒化する工程を備えることが望ましい。このように、ストップ膜を絶縁膜の直接窒化により形成することにより、剥離等の少ない、薄いストップ膜を、表面ダメージを抑えつつ形成することができる。

【0024】上記構成において、前記第1および第2の絶縁層は、多孔質の誘電体膜から構成されてもよい。

【0025】上記構成において、前記導体材料として、銅を主成分として材料を用いてもよい。すなわち、シリコン窒化膜は、銅に対するバリヤ性を有し、バリヤ層として有効に機能する。

【0026】上記構成において、前記ガスとして、さらに、水素を含むガスを用いてもよい。これにより、シリコン窒化膜の形成と同時に、絶縁層の表面領域に存在するシリコンのダングリングボンドに水素を結合させて、膜を安定化させることができる。

【0027】上記構成において、前記バリヤ層の形成を、室温～600℃の温度で行うことが望ましい。このように、比較的低温で処理を行うことにより、不純物の拡散等が防がれ、デバイス特性の劣化を防止できる。

【0028】上記構成において、前記バリヤ層を、1nm～20nmの厚さで形成してもよい。また、前記ストップ膜を、1nm～20nmの厚さで形成してもよい。

【0029】上記目的を達成するため、本発明の第3の

50

7

観点にかかる半導体装置は、一面側に溝を備えるとともに、前記溝の底部から他面側に貫通する孔を備え、シリコンを主成分として構成される絶縁層と、前記溝および前記孔に埋め込まれた、導体材料からなる配線層と、前記絶縁層と前記配線層との界面に設けられ、前記導体材料の前記絶縁層への拡散を防ぐ、シリコン窒化膜から構成されるバリア層と、を備える、ことを特徴とする。

【0030】上記構成によれば、バリア層としてシリコン窒化膜を用いることにより、金属系のバリア膜を形成した場合のように、バリア膜形成時に金属前駆体が絶縁膜内部の孔に侵入することなどは実質的にない。従って、エッチング等の後の工程における絶縁層破壊、劣化は避けられ、信頼性の高い半導体装置が得られる。

【0031】上記目的を達成するため、本発明の第4の観点にかかる半導体装置は、一面側に溝を備えるとともに、前記溝の底部から他面側に貫通する孔を備え、シリコン主成分として構成される絶縁層と、前記溝および前記孔に埋め込まれた、導体材料からなる配線層と、前記絶縁層と前記配線層との界面に設けられ、前記導体材料の前記絶縁層への拡散を防ぐバリア層と、を備え、前記バリア層は、窒素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記絶縁層の表面を曝露し、前記絶縁膜の表面領域にシリコン窒化膜を形成することにより形成される、ことを特徴とする。

【0032】上記構成においては、配線材料（特に、銅）が埋め込まれる配線溝および接続孔の内壁に、シリコン窒化膜からなるバリア層が形成される。バリア層を構成するシリコン窒化膜は、シリコン系膜からなる絶縁層の表面領域に、ラジアルラインスロットアンテナ（RLSA）を用いたマイクロ波プラズマにより形成される。このように、RLSAプラズマを用いることにより、微細な、アスペクト比の高い溝および孔の内壁に、薄いバリア層を信頼性高く形成することができる。これにより、配線材料の拡散等が低減された、信頼性の高い半導体装置の提供が可能となる。

【0033】上記目的を達成するため、本発明の第5の観点にかかる半導体装置は、貫通孔を備え、シリコンを主成分として構成される第1の絶縁層と、前記第1の絶縁層上に設けられ、前記貫通孔と重なる開口を備えるストッパ膜と、前記ストッパ膜上に設けられ、前記開口と重なるとともに前記開口よりも大径の孔または溝を備える第2の絶縁層と、を備え、前記ストッパ膜は、窒素を含むガスに、複数のスリットを備える平面アンテナからマイクロ波を照射して生成したプラズマに、前記第1の絶縁層の一面を曝露し、前記第1の絶縁層の表面領域にシリコン窒化膜を形成することにより形成される、ことを特徴とする。

【0034】上記構成によれば、シリコン窒化膜からなるストッパ膜をRLSAプラズマにより形成している。

(5)

特開2003-68850

8

RLSAプラズマにより形成されたストッパ膜は、表面ダメージの少ない、品質の高い膜である。これにより、配線溝の底部を構成するストッパ膜を信頼性高く形成することができる。

【0035】

【発明の実施の形態】以下、本実施の形態にかかる半導体装置について、図面を参照して説明する。本実施の形態の半導体装置は、半導体基板に設けられたトランジスタ、メモリ等の素子と、これに接続された多層配線層と、を備える半導体装置である。

【0036】図1は、本実施の形態の半導体装置11の最上層の多層配線を示す部分断面図である。図1に示すように、半導体装置11は、第1絶縁層12と、第2絶縁層13と、第3絶縁層14と、パッシベーション膜15と、を備える。

【0037】第1絶縁層12は、所定の多孔度を有して形成された、低誘電率酸化シリコン（ SiO_2 ）膜から構成される。第1絶縁層12は第1の溝16を備え、第1の溝16には、銅からなる第1の配線層17が埋め込まれている。また、第1絶縁層12の表面には、窒化シリコン（ SiN ）からなる膜18が設けられている。

【0038】第2絶縁層13は第1絶縁層12の上に配置されている。第2絶縁層13は、多孔質化された、低誘電率酸化シリコンから構成される。第2絶縁層13は、第1絶縁層12との接触面およびその反対側の表面に、 SiN からなる第1および第2ストッパ膜19、20を備える。第1および第2ストッパ膜19、20は、例えば、10～30nmの厚さで設けられている。

【0039】第1の溝16の上方の、第2絶縁層13には、接続孔21が第2絶縁層13を貫通して設けられている。接続孔21には、銅からなるプラグ層22が埋め込まれている。

【0040】第3絶縁層14は、第2絶縁層13の上に設けられている。第3絶縁層14は、多孔質化された、低誘電率酸化シリコンから構成される。接続孔21の上の、第3絶縁層14には、第2の溝23が第3絶縁層14を貫通して設けられている。第2の溝23には、銅からなる第2の配線層24が埋め込まれている。

【0041】このように、第1の配線層17と、プラグ層22と、第2の配線層24と、により、多層配線層が形成されている。また、第1の溝16、接続孔21および第2の溝23の内壁には、バリア層25が形成されている。バリア層25は、 SiN から構成され、例えば、5～10nmの厚さで形成されている。バリア層25は、配線材料である銅の拡散を防ぐために設けられている。

【0042】ここで、 SiN からなる第1および第2ストッパ膜19、20と、バリア層25とは、後述するRLSA型プラズマ処理装置を用いたシリコン酸化膜の直接窒化により形成されている。

9

【0043】第3絶縁層14の表面には、SiN膜26が設けられている。また、第3絶縁層14の上には、SiN膜27を介して、パッシベーション膜15が積層されている。パッシベーション膜15は、酸化シリコン、FSG等から構成され、半導体装置11の保護膜として機能する。また、パッシベーション膜15と第3絶縁層14とを隔てるSiN層27は、配線材料である銅の拡散を防止する。

【0044】以下、上記半導体装置11の、バリア層25の形成に用いるプラズマ処理装置について図面を参照して説明する。バリア層25の形成に用いるプラズマ処理装置は、RLSA (Radial Line Slot Antenna) 型のプラズマ処理装置である。プラズマ処理装置は、マイクロ波エネルギーを用いて処理ガスのプラズマを発生させ、このプラズマにより、被処理体(シリコン系材料)の表面を改質する。

【0045】図2に、プラズマ処理装置100の断面構成を示す。図2に示すように、プラズマ処理装置100は、略円筒形のチャンバ101を備える。チャンバ101は、アルミニウム等から構成されている。

【0046】チャンバ101内部の中央には、被処理体である半導体ウェハ(以下、ウェハW)の載置台102が配置されている。載置台102には、図示しない温調部が内蔵されており、温調部により、ウェハWは所定温度、例えば、室温〜600℃に加熱される。

【0047】チャンバ101の底部には、排気管103の一端が接続されており、他端は、真空ポンプ等の排気装置104に接続されている。排気装置104等により、チャンバ101内は、所定の圧力、例えば、4.0 Pa〜0.13 kPa (30 mTorr〜1 Torr) に設定される。

【0048】チャンバ101の側部上方には、ガス供給管105が設けられている。ガス供給管105は、窒素(N₂)ガス源106、水素(H₂)ガス源107およびアルゴン(Ar)ガス源108に接続されている。ガス供給管105は、チャンバ101の側壁の周方向に沿って、例えば、16カ所に均等に配置されている。このように配置されることにより、ガス供給管105から供給されるガスは、載置台102上のウェハWの上方に均等に供給される。

【0049】チャンバ101の上部には、開口109が設けられている。開口109の内側には、窓110が設けられている。窓110は、透過性材料、例えば、石英、SiO₂系のガラス、Si₃N₄、NaCl、KCl、LiF、CaF₂、BaF₂、Al₂O₃、AlN、MgOなどの無機物、また、ポリエチレン、ポリエステル、ポリカーボネート、セルロースアセテート、ポリプロピレン、ポリ塩化ビニル、ポリ塩化ビニリデン、ポリスチレン、ポリアミド、ポリイミドなどの有機物のフィルム、シート、から構成されている。

(6)

特開2003-68850

10

【0050】窓110の上には、例えば、ラジアルラインスロットアンテナ(以下、RLSA)111が設けられている。RLSA111の上には、高周波電源部112に接続された導波路113が設けられている。導波路113は、RLSA111に下端が接続された扁平な円形導波管114と、円形導波管114の上面に一端が接続された円筒型導波管115と、円筒型導波管115の上面に接続された同軸導波変換器116と、同軸導波変換器116の側面に直角に一端が接続され、他端が高周波電源部112に接続された矩形導波管117と、から構成されている。RLSA111および導波路113は、銅板から構成されている。

【0051】円筒形導波管114の内部には、同軸導波管118が配置されている。同軸導波管118は、導電性材料よりなる軸部材からなり、その一端がRLSA111の上面のほぼ中央に接続され、他端が円形導波管114の上面に同軸状に接続されている。

【0052】図3にRLSA111の平面図を示す。図3に示すように、RLSA111は、同心円上に設けられた複数のスロット111a、111a、…を表面に備える。各スロット111aは略方形の貫通した溝であり、隣接するスロット111aどうしは互いに直交して略Tの文字を形成するように配設されている。スロット111aの長さや配列間隔は、高周波電源部112より発生した高周波の波長に応じて決定されている。

【0053】高周波電源部112は、例えば、500W〜5kWの電力で、例えば、2.45GHzのマイクロ波を発生する。高周波電源部112から発生したマイクロ波は、矩形導波管117内を矩形モードで伝送される。さらに、マイクロ波は、同軸導波変換器116にて矩形モードから円形モードに変換され、円形モードで円筒型導波管115に伝送される。マイクロ波は、さらに、円形導波管114にて拡げられた状態で伝送され、RLSA111のスロット111aより放射される。放射されたマイクロ波は、窓110を透過してチャンバ101に導入される。

【0054】チャンバ101内は、所定の真空圧力にされており、ガス供給管105から、Ar、N₂およびH₂の混合ガスが、例えば、Ar/N₂/H₂=10:

1:1で、チャンバ101内に供給される。窓110を透過したマイクロ波により、チャンバ101内の混合ガスに高周波エネルギーが伝達され、高周波プラズマが発生する。この際、マイクロ波をRLSA111の多数のスロット111aから放射しているので、高密度のプラズマが生成される。

【0055】生成された高密度プラズマにより、ウェハW表面の直接窒化が行われる。すなわち、生成したプラズマ中の、窒素(N)ラジカルが、ウェハW上に形成された、シリコン酸化膜(SiO₂膜)の表面に作用し、SiとOとの結合を切り、Oに置き換わる。このように

50

11

して、シリコン酸化膜の表面を数 nm 程度が改質されて SiN となる。このとき、ウェハ W の温度は、室温～600℃とされ、チャンバ 101 内の圧力は、4.0 Pa～0.13 kPa とされている。

【0056】この際、混合ガス中の Ar は、希釈ガスとして働き、反応の制御性をよくする。また、H₂ から発生する H ラジカルは、Si のダングリングボンドと結合し、改質により形成される SiN 膜を安定化させ、膜質を向上させる。

【0057】以下、上述した半導体装置 11 の製造方法について、図面を参照して説明する。本実施の形態では、バリア層 25 を備えた半導体装置 11 をデュアルダマシン法を用いて製造する。図 4 (a)～(d)、図 5 (e)～(g) および図 6 (h) に、半導体装置 11 の配線層の形成工程を示す。

【0058】まず、第 1 の溝 16 を備え、この第 1 の溝 16 に銅からなる第 1 の配線層 17 が埋め込まれた第 1 絶縁層 12 を用意する。第 1 絶縁層 12 は、酸化シリコンからなり、半導体基板上に設けられている。また、第 1 の溝 16 の周囲には、SiN からなるバリア層 25 が設けられ、また、第 1 絶縁層 12 の表面には、SiN からなる絶縁膜が形成されている。これらの第 1 の溝 16、バリア層 25 a 等は、後述するデュアルダマシン法によって形成されたものである。

【0059】次いで、図 4 (a) に示すように、第 1 絶縁層 12 の上に、CVD 法等により、SiN からなる第 1 ストップ膜 19 を成膜する。また、さらに、第 1 ストップ膜 19 の上に、CVD 法等により、酸化シリコンからなる第 2 絶縁層 13 を形成する。ここで、第 2 絶縁層 13 の厚さは、接続孔 21 の高さとなるように設定されている。

【0060】続いて、図 4 (b) に示すように、RLS A 型プラズマ処理装置 100 を用いて窒化を行い、第 2 絶縁層 13 の表面に SiN からなる第 2 ストップ膜 20 を形成する。さらに、図 4 (c) に示すように、第 2 ストップ膜 20 の上に、酸化シリコンからなる第 3 絶縁層 14 を形成する。ここで、第 3 絶縁層 14 の厚さは、第 2 の溝 23 の高さと同しように設定されている。

【0061】続いて、図 4 (d) に示すように、第 3 絶縁層 14 上にレジストパターン 30 を形成し、第 1 および第 2 ストップ膜 19、20 と、第 3 絶縁層 14 と、が、ほぼ同じ速度でエッチングされる条件で異方性エッチングする。上記エッチングは、例えば、CF₄ と O₂ との混合ガスを用いて行うことができる。レジストパターン 30 を用いたエッチングにより、接続孔 21 を構成する孔 31 が形成される。

【0062】レジストパターン 30 をアッシング等により除去した後、図 5 (e) に示すように、第 3 絶縁層 14 上にレジストパターン 32 を形成し、第 3 絶縁層 14 はエッチングされるが、第 2 ストップ膜 20 はエッチ

特開 2003-68850

12

グされない条件で異方性エッチングを行う。上記エッチングは、例えば、CF₄ と CO との混合ガスを用いることにより行うことができる。レジストパターン 32 を用いたエッチングにより、第 2 の溝 23 が形成される。

【0063】レジストパターン 32 をアッシング等により除去した後、図 5 (f) に示すように、接続孔 21 および第 2 の溝 23 の側壁を含めた、表面全体の窒化を行う。窒化は、上述した RLS A 型プラズマ処理装置 100 を用いて行われ、シリコン酸化膜の表面全体に、薄く SiN 膜 33 が形成される。接続孔 21 および第 2 の溝 23 に形成された SiN 膜 33 は、配線材料のバリア層 25 b および SiN 層 26 を構成する。

【0064】続いて、PVD 等により、銅からなるシード層を薄く形成した後、銅によるメッキ処理を行う。メッキにより、接続孔 21 および第 2 の溝 23 の内部を銅により完全に埋め込んだ後、CMP (Chemical Mechanical Polishing) により、上面の不要な金属膜を除去する。これにより、図 5 (g) に示すような、第 1 の配線層 17 および第 2 の配線層 24 が、プラグ層 22 によって接続された 2 層配線が形成される。

【0065】上記した一連の工程を所定回数繰り返すことにより、2 層以上の多層配線層を形成することができる。

【0066】最後に、半導体装置 11 の表面上に CVD 等により、銅の拡散を防ぐ SiN 膜 27 を形成する。次いで、図 6 (h) に示すように、SiN 膜の上に、SiO₂、FSG 等からなるパッシベーション膜 15 を CVD 等により形成する。なお、さらに、パッシベーション膜 15 の上に、SiN 膜等の保護膜を形成してもよい。このように、多層配線層上に保護層を形成し、半導体装置 11 の製造工程は終了する。

【0067】以上説明したように、上記実施の形態の半導体装置 11 においては、配線材料の拡散を抑えるバリア層 25 を、RLS A 型プラズマ処理装置 100 を用いた絶縁層の直接窒化により形成している。これにより、微細な配線溝 16、23 および接続孔 21 の側壁に、薄くかつ剥離の起こりにくいバリア層 25 が形成される。さらに、バリア層 25 は、絶縁層の直接窒化により形成されるので、形成された膜による溝の閉塞等はなく、アスペクト比の高い溝にもバリア層 25 を、埋め込み特性を劣化させることなく形成することができる。

【0068】また、同様に、エッチングストップ膜である、第 1 および第 2 のストップ膜 19、20 を、RLS A 型プラズマ処理装置 100 を用いて形成している。これにより、薄くかつ剥離の起こりにくいストップ膜を、層間絶縁膜中に設けることができる。

【0069】このように、バリア層 25 と、第 1 および第 2 ストップ膜 19、20 とを、RLS A 型プラズマ処理装置 100 を用いたシリコン系膜の直接窒化により形成することにより、信頼性の高い半導体装置 11 が得ら

13

れる。

【0070】また、RLSA型プラズマ処理装置100では、室温〜600℃という比較的低い温度で窒化処理を行う。従って、生成するプラズマ中の活性種の電子温度は1.5eV程度と低い。これにより、膜の表面へのダメージが抑えらるとともに、素子中の不純物の差異拡散等による素子特性の劣化を防止しつつ、バリア層25およびストッパ膜19、20の形成を行うことができる。従って、素子特性の劣化が防止された、信頼性の高い半導体装置11が得られる。

【0071】さらにまた、バリア層25を、窒化タンタル、窒化チタン等の金属材料ではなく、SiNから構成している。これにより、バリア層25形成時の、多孔質シリコン酸化膜13、14中への金属前駆体（有機金属等）の浸透は実質的になく、金属前駆体と、エッチング時に絶縁膜内部に浸透していたエッチング残さ（フッ素等）との反応は避けられる。これにより、バリア層25の破壊、低誘電率膜の劣化は防止され、半導体装置11の一層高い信頼性が得られる。

【0072】本発明は、上記の実施の形態に限らず、種々の変形、応用が可能である。以下、本発明に適用可能な上記の実施の形態の変形態様について、説明する。

【0073】上記実施の形態では、RLSA111および導波路113は、銅板から構成されるものとした。ここで、RLSA111および導波路113を構成する材料は、マイクロ波の伝搬ロスを抑えるため、導電率の高いAl、Cu、Ag/Cuメッキしたステンレススチールなどを好適に用いることができる。

【0074】また、本発明に用いられる環状導波路113への導入口の向きは、環状導波路113内のマイクロ波伝搬空間に効率よくマイクロ波を導入できるものであれば、H面T分岐や接線導入のようにH面に平行にマイクロ波を導入できる向き、又は、E面T分岐のようにH面に垂直に導入できる向きでもよい。また、マイクロ波の進行方向のスロット間隔は、管内波長の1/2もしくは1/4が最適である。

【0075】上記実施の形態では、2.45GHzの波長のマイクロ波を用いて、高密度プラズマを発生させるものとした。しかし、これに限らず、マイクロ波周波数は、0.8GHz〜20GHzの範囲から適宜選択することができる。

【0076】上記実施の形態では、配線を構成する材料として銅を用いるものとした。しかし、銅に限らず、アルミニウム等の金属またはその合金を用いることができる。また、特に、プラグとして、タングステン等の高融点金属を用いてもよい。

【0077】上記実施の形態では、第1、第2および第3絶縁層12、13、14は、所定の多孔度を有する、低誘電率シリコン膜から構成されるものとした。しかし、これに限らず、本発明は、シリコンを主成分とす

(8)

特開2003-68850

14

る、特に、低誘電率を有する膜であれば、いかなる絶縁膜にも用いることができる。例えば、FSG (Fluorinated Silicate Glass)、SiC系膜、SiCN系膜、SiOCH系膜等の、シリコン系膜に本発明を適用することができる。

【0078】上記実施の形態において、シリコン酸化膜の直接窒化は、N₂と、H₂と、Arと、からなるの混合ガスを用いるものとした。しかし、窒化には、他のガスを用いてもよい。例えば、N₂の代わりに、NH₃、N₂O、NO、NO₂等の窒素含有ガスを用い、また、Arの代わりに、Ne、Xe、Kr等の他の希ガスを用いてもよい。しかし、活性化されたArの有するエネルギーは、膜表面のダメージを防ぎつつ、シリコン(Si)を活性化可能な、ちょうどよいエネルギーであり、好ましい。

【0079】また、上記混合ガスの混合比も、上記のもの(Ar/N₂/H₂=10:1:1)に限らず、例えば、N₂、H₂の存在比をそれぞれ、0.05〜5の範囲内で変化させてもよい。さらに、ウェハ温度、反応圧力等の反応条件に関しても、上記例に限らず、高品質のSiN膜が形成可能であれば、いかなるものであってもよい。

【0080】上記半導体装置11において、第1および第2のストッパ膜19、20をRLSA型プラズマ処理装置100で形成せず、CVD、PVD等により形成してもよい。この場合、ストッパ膜19、20をSiN以外のSiC、SiCN等で形成してもよい。しかし、バリア膜25および第1および第2ストッパ膜19、20を、同様にRLSA型プラズマ処理装置100で形成することが生産性の点から望ましいことは勿論である。

【0081】本発明に用いたRLSA型プラズマ処理装置100は、CVD装置、エッチング装置、シード層形成用のスパッタ装置等と、組み合わせた、いわゆるクラスター装置として用いてもよい。

【0082】

【発明の効果】以上説明したように、本発明によれば、信頼性の高い半導体装置およびその製造方法が提供される。

【図面の簡単な説明】

【図1】本発明の実施の形態にかかる半導体装置の構成を示す図である。

【図2】本発明の実施の形態にかかるプラズマ処理装置の構成を示す図である。

【図3】本発明の実施の形態にかかるRLSAの構成を示す図である。

【図4】本発明の実施の形態にかかる半導体装置の製造工程を示す図である。

【図5】本発明の実施の形態にかかる半導体装置の製造工程を示す図である。

【図6】本発明の実施の形態にかかる半導体装置の製造

(9)

特開2003-68850

15

16

工程を示す図である。

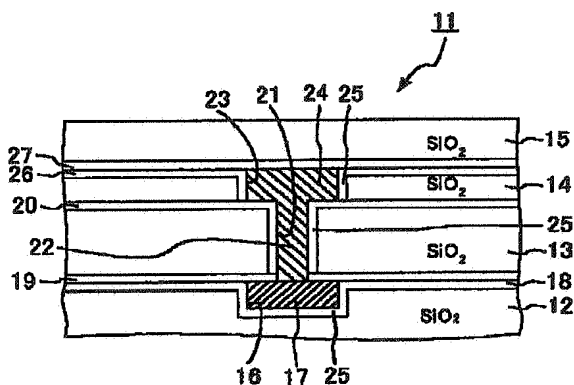
【図7】デュアルダマシンの工程を示す図である。

【符号の説明】

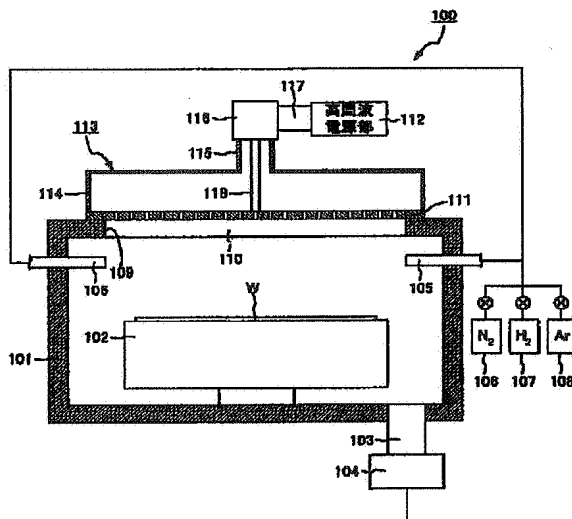
- 11 半導体装置
- 12 第1絶縁層
- 13 第2絶縁層
- 14 第3絶縁層
- 15 パッシベーション膜
- 16、23 配線溝
- 17、24 配線層
- 18、26、27 SiN膜
- 19、20 ストップ膜

- * 21 接続孔
- 22 プラグ層
- 25 バリヤ層
- 100 プラズマ処理装置
- 101 チャンバ
- 102 載置台
- 105 ガス供給管
- 110 窓
- 111 RL SA
- 111a スロット
- 112 高周波電源部
- * 113 導波路

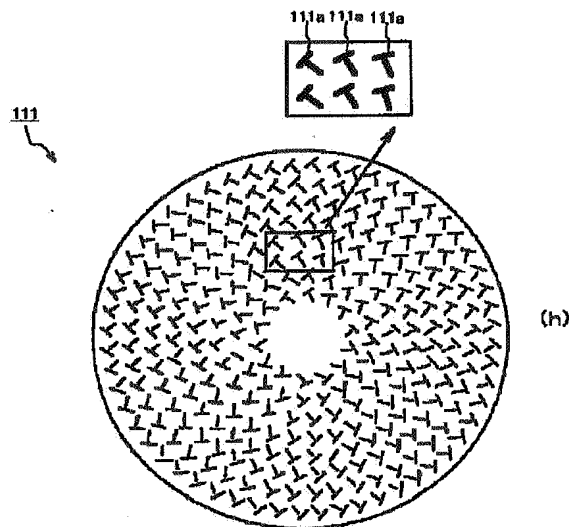
【図1】



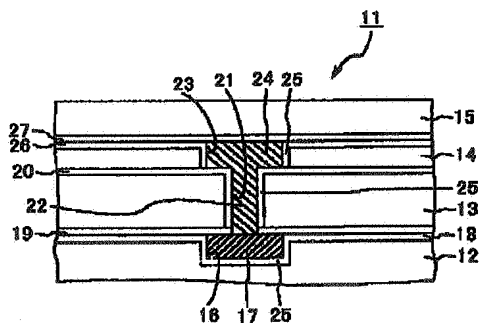
【図2】



【図3】



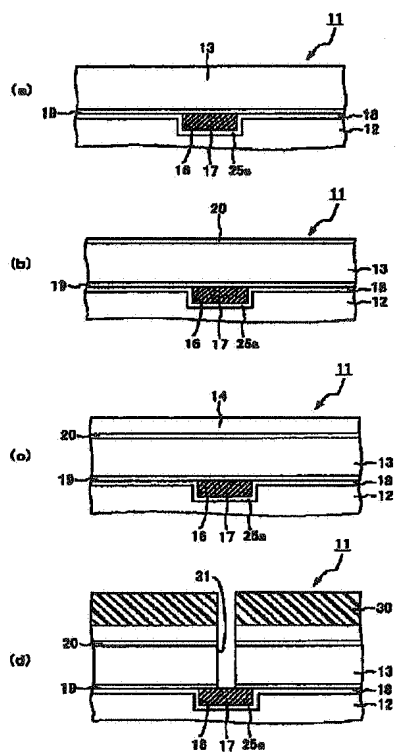
【図6】



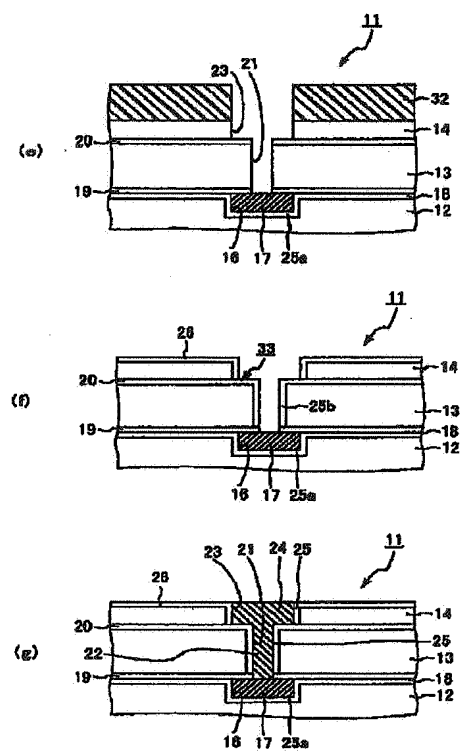
(10)

特開2003-68850

【图4】



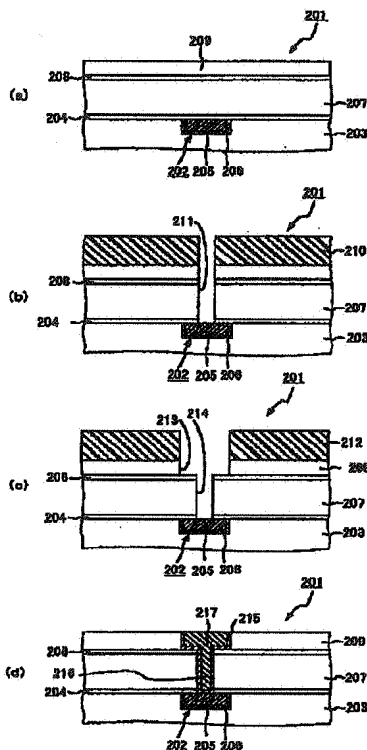
【図 5】



(11)

特開2003-68850

【図7】



フロントページの続き

(51) Int. Cl.

H01L 21/318
21/3205

識別記号

F I

H01L 21/90
21/88

テーマコード (参考)

B
M

(72) 発明者 尾▲崎▼ 成則

東京都港区赤坂五丁目3番6号 TBS放
送センター 東京エレクトロン株式会社内

Fターム (参考) 5F033 HH08 HH09 HH11 JJ01 JJ08

JJ09 JJ11 JJ19 KK08 KK09
KK11 MM01 MM02 MM12 MM13
MM15 NN05 NN07 PP14 PP27
PP28 PP33 QQ09 QQ10 QQ16
QQ25 QQ37 QQ48 QQ90 RR01
RR04 RR06 RR11 RR29 SS00
SS07 SS11 TT02 TT07 WW02
WW03 XX01 XX03 XX04 XX12
XX24 XX27 XX28

5F058 BA05 BC08 BD01 BD04 BD10
BD15 BF02 BF11 BF74 BH16
BJ02